



# Дослідження і проектування паралельних систем

## Робоча програма навчальної дисципліни (Силабус)

### Реквізити навчальної дисципліни

Рівень вищої освіти	<i>Другий (магістерський)</i>
Галузь знань	<i>12 Інформаційні технології</i>
Спеціальність	<i>123 Комп'ютерна інженерія</i>
Освітня програма	<i>Комп'ютерні системи та мережі</i>
Статус дисципліни	<i>Вибіркова</i>
Форма навчання	<i>очна(денна)</i>
Рік підготовки, семестр	<i>1 курс, весняний</i>
Обсяг дисципліни	<i>5 кредитів , 150 год. Лекцій 36 годин, Лабораторних 18 годин, Самостійна 96 годин</i>
Семестровий контроль/ контрольні заходи	<i>Екзамен МКР</i>
Розклад занять	<i>Згідно розкладу на весняний семестр поточного навчального року за адресою <a href="http://rozklad.kpi.ua">http://rozklad.kpi.ua</a></i>
Мова викладання	<i>Українська</i>
Інформація про керівника курсу / викладачів	<i>Лектор: професор кафедри ОТ, д.т.н., доцент Клименко Ірина Анатоліївна <a href="mailto:ikliryna@gmail.com">ikliryna@gmail.com</a></i>
Розміщення курсу	<i>Лекційний матеріал: <a href="https://classroom.google.com/c/NDYxMjYwMTM2Nzc0?cjc=dqopnyr">https://classroom.google.com/c/NDYxMjYwMTM2Nzc0?cjc=dqopnyr</a></i>

### Програма навчальної дисципліни

#### 1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Проектування програмно-апаратного забезпечення для сучасних комп'ютерних систем, що широко використовуються у бізнесі та техніці, є складним творчим процесом, який окрім знань новітніх технологій та прикладних знань розробника у цільовій науково-технічній галузі потребує знання про те, як планувати процес створення та проектування, знання технологій проектування, тестування, верифікації та впровадження комп'ютерних систем.

**Мета дисципліни** – вивчення технологій проектування та дослідження показників та якості паралельних комп'ютерних системи різноманітного призначення, зокрема, для вирішення убудованих задач для автомобільної промисловості, систем для керування розумними будинками, розумними виробництвами, медичним устаткуванням, носимою електронікою, системах для обробки відео-, аудіо- та комп'ютерного зору, спеціалізованих процесорах, системах штучного інтелекту.

Сучасні технології розвитку інтегральної техніки обумовлюють уніфікацію процесів проектування цифрових засобів, будь то IP-ядра для КС, високопродуктивні універсальні або спеціалізовані процесорні ядра, системи на кристалі різноманітного призначення. Окрім того будь який сучасний процесор, універсальний або спеціалізований, на сьогодні є системою на кристалі, яка інтегрує часто багатоядерний центральний процесор, арифметичні розширювачі, графічні прискорювачі, убудовані кеші, інтерфейси, пам'ять. Всі ці засоби були розроблені за технологією програмування IP-ядер. Багатоядерні центральні процесори, графічні процесори, спеціалізовані співпроце-

сори для прискорення функціональних ядер реалізують парадигму паралельних обчислень, яка на сьогодні є природною в комп'ютерних системах.

Вивчення дисципліни спрямовано на оволодіння студентами наступними фаховими компетенціями:

- здатність ідентифікувати, класифікувати та формулювати вимоги до технічного та програмно-апаратного забезпечення комп'ютерів;
- знання фундаментальних концепцій, парадигм і основних принципів функціонування обчислювальних засобів інженерії програмного забезпечення;
- здатність до використання теоретичних, логічних та арифметичних основ побудови сучасних комп'ютерів і вміння їх застосовувати при рішенні професійних завдань;
- здатність розробляти окремі компоненти комп'ютерних систем, в тому числі, з використанням сучасних систем автоматизації проектування;
- здатність розробки та використання елементів архітектурозалежного рівня операційних систем на основі знання загальних принципів організації та функціонування операційних систем;
- здатність брати участь у командній роботі по проектуванню комп'ютерів та окремих елементів комп'ютерних систем;
- здатність формулювати та забезпечувати вимоги щодо надійності комп'ютерних систем у відповідності з вимогами замовника, технічним завданням та стандартами.

У відповідності до вищезазначеного, студенти отримують наступні результати навчання:

- сформулюють систему знань і умінь в області розроблення вузлів паралельних систем та модулів IP ядер;
- оволодіють знаннями фундаментальних концепцій, парадигм і основних принципів розроблення IP ядер та процесорних ядер для паралельних систем;
- отримують поняття та кваліфікаційні основи професії програміст апаратного забезпечення на мові високого рівня опису апаратури Verilog VHDL;
- навчаться проектувати, розробляти та досліджувати програмно-апаратного забезпечення для сучасних паралельних комп'ютерних систем;
- отримують навички в проектуванні й розробці програмно-апаратних систем та комплексів та дослідженню властивостей паралельних комп'ютерних систем;
- удосконалять та розвинуть знання та практичні навички в області технологій програмування функціональних IP-ядер, які можуть бути використані для реалізації систем з різним типом паралелізму;
- удосконалять навички поведінкового опису функціональних ядер на базі використання мов опису апаратури, функціонального та структурного синтезу, верифікації та експериментам на реальному устаткуванні.
- розширять базові знання моделей, методів та програм, які застосовуються на усіх рівнях проектування комп'ютерних систем (КС) на сучасній елементній базі, зокрема паралельних комп'ютерних систем;
- ознайомляться з сучасними тенденціями розвитку САПР та порівняльними характеристиками відомих САПР для застосування на різних рівнях проектування комп'ютерних систем, та їх складових вузлів – функціональних IP-ядер;
- вивчать стандартний потік проектування КС на сучасних інтегральних схемах (FPGA, ASIC) та місце цього процесу в fabless моделі організації бізнесу в електронній промисловості.
- навчаться контролювати дотримуватись стандартів розробки паралельних систем та ПЗ для них та використовувати уніфіковані принципи та методи виявлення та попередження помилок;
- ознайомляться з основними принципами верифікації та тестування модулів паралельних систем на рівні Hardware, зокрема автоматизованого тестування;

- ознайомляться з основними принципами побудови, налаштування та тестування оточення вбудованих систем на інфраструктурному та мережному рівнях IoT;
- ознайомляться з принципами розвертання та функціонування операційної системи Linux на процесорах ARM архітектури;
- налаштовувати операційну систему Linux;
- розроблювати власні модулі для процесорного ядра.
- розробляти цифрові пристрої (спеціалізовані обчислювачі, арифметичні розширювачі) на FPGA та інтегрувати їх в систему під керуванням ОС Linux.
- працювати з інтерфейсами та датчиками під керуванням ОС Linux.
- навчатися складати технічну документацію;
- отримають досвід командної роботи;
- отримають досвід відстоювання власних рішень у професійній дискусії та представлення результатів власних розробок;
- отримають досвід використання компетентностей комп'ютерної інженерії на практиці;
- удосконалять навички використання Git та GitHub для контролю версій та роботи в команді розробників.

Кредитний модуль забезпечує наступні компетентності і програмні результати освітньо-практичної програми першого (бакалаврського) рівня вищої освіти (ОПП): ФК1, ФК2, ФК3, ФК6, ФК12, ФК20, ФК23: ПРН1, ПРН2, ПРН5, ПРН7, ПРН14, ПРН15, ПРН16, ПРН17.

## **2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)**

При вивченні дисципліни «Технології тестування (QA) вбудованих систем» доцільно використовувати знання, отримані при вивченні попередніх дисциплін: «ОС Linux», «Комп'ютерна логіка», «Теорія електричних кіл та сигналів», «Комп'ютерна електроніка» (базові знання), «Програмування», «Алгоритми і структури даних», «Технології програмування на C для вбудованих систем», «Програмування Python» (базові знання), «Системне програмування» (базові знання), «Операційні системи» (базові знання), «Комп'ютерні мережі», «Іноземна мова».

Дисципліна є базовою для курсів: «Інтелектуальні Real Time системи», «Інтернет речей IoT», «Devops», «Керування проектами», «Системне програмування. Розробка системних програм», «Комп'ютерне моделювання», «Організація обчислювальних процесів», «Системне програмне забезпечення», «Комп'ютерні мережі», «Комп'ютерні системи», «Технології проектування комп'ютерних систем», «Технології програмування паралельних комп'ютерних систем», «Вбудовані системи», «Сучасні технології програмування», «Програмування системи реального часу», «IoT».

## **3. Структура кредитного модуля**

### **Вступ**

#### **Розділ 1. Введення в архітектуру сучасних процесорів. Особливості архітектурної та функціональної організації сучасних RISC та CISC процесорів.**

Тема 1.1. Сучасна класифікація процесорів за функціональним призначенням. Універсальні та спеціалізовані процесори. Огляд сучасної елементної бази. Системи на кристалі (SoC). Багатоядерні процесори.

Тема 1.2. Архітектура AVR, як флагман сучасної елементної бази для процесорних ядер, орієнтованих на встановлення універсальних операційних систем.

#### **Розділ 2. Технології програмування паралельних систем**

Тема 2.2. Тенденції розвитку технологій розроблення HardWare в умовах 4-ї Індустріальної революції.

Розділ 2. Сучасні технології проектування та розроблення процесорів (SoC). Розробка паралельних систем на на програмовних логічних інтегральних схемах (ПЛІС).

Тема 2.1. Життєвий цикл процесу проектування та розроблення апаратних засобів. Уніфікований процес розробки мікросхем.

Тема 2.3. Огляд сучасних САПР

### **Розділ 3. Реконфігуровні паралельні системи**

Тема 3.1. Архітектура та область застосування реконфігуровних паралельних систем. Тенденції розвитку.

Тема 3.2. Огляд особливостей застосування FPGA для реконфігуровних систем.

### **Розділ 4. Плата розробника розробки DE1-SoC**

Тема 4.1. Розвертання середовища розробки на базі плати DE1-SoC на базі двоядерного процесора Cortex A9.

Тема 4.2. Огляд та обґрунтування вибору САПР для розробки реконфігуровної системи

### **Розділ 5. Розроблення та дослідження реконфігуровної паралельної системи на базі двоядерного процесора DE1-SoC.**

Тема 5.1. Огляд архітектури паралельної системи.

Тема 5.2. Дослідження архітектури пам'яті паралельної системи.

Тема 5.3. Організація передачі даних між матрицею FPGA та апаратною процесорною системою

Тема 5.4. Підсистема мікропроцесорних пристроїв Cortex-A9

Тема 5.5. Архітектура процесора Cortex-A9

Тема 5.6. Адресний простір підсистеми Cortex-A9 MPU

### **Розділ 6. Розроблення користувацьких програм для реконфігуровної паралельної системи на базі двоядерного процесора Cortex A9.**

Тема 6.1. Знайомство з інтерфейсом Monitor Program на прикладі простої програми

Тема 6.2. Створення логічних інструкцій для ARM процесора

Тема 6.3. Використання стеку для роботи з підпрограмами

Тема 6.6. Вивчення вводу/виводу у вбудованій системі

Тема 6.7. Розробка програм з використанням переривань для процесора ARM A9

### **Розділ 7. Розроблення вбудованого пристрою на базі спеціалізованого ARM процесору на базі Cortex-A9**

Тема 7.1. Особливості збирання, налагодження та використання операційних систем типу Linux на процесорах AVR для реалізації паралельних систем.

Тема 7.2. Етапи розвертання операційної системи. Процеси ініціалізації архітектури в просторі ядра операційної системи на прикладі архітектури процесорів ARM CORTEX.

Тема 7.3. Прошивка процесора. Робота з HareWare.

## **4. Література**

### **4.1. Базова література**

1. Клименко І.А., Ткаченко В.В. «Розроблення інтелектуальних систем та пристроїв IoT на базі сучасних процесорів та мікроконтролерів архітектури ARM. Частина 3. Реконфігуровні паралельні системи: Навчальний посібник : методичні вказівки для виконання лабораторних робіт для здобувачів другого освітнього рівня магістра за освітньо-науковою програмою «Комп'ютерна інженерія» за спеціальністю 123 «Комп'ютерна інженерія» / І.А. Клименко, В.В. Ткаченко. – Київ : КПІ ім. Ігоря Сікорського, 2022. – 24 с.

### **4.2. Додаткова література**

2. DE1-SoC User Manual (rev.F/rev.G Board) Terasic Technology Inc. [Електронний ресурс]. Режим

доступу: <https://www.terasic.com.tw/cgi-bin/page/archive.pl?Language=English&No=836&PartNo=4>

3. Complex Programmable Logic Device (CPLD) [Електронний ресурс]. Режим доступу:

<https://www.xilinx.com/products/silicon-devices/cpld/cpld.html>

4. Field Programmable Gate Array (FPGA) [Електронний ресурс]. Режим доступу: <https://www.xilinx.com/products/silicon-devices/fpga/what-is-an-fpga.html>
5. INTEL FPGAS [Електронний ресурс]. Режим доступу: <https://www.intel.com/content/www/us/en/products/programmable/fpga.html>
6. INTEL CYCLONE FPGAS AND CYCLONE V SOC DEVICES [Електронний ресурс]. Режим доступу: <https://www.intel.com/content/www/us/en/products/programmable/cyclone-series.html>
7. DE1-SoC User Manual (rev.F/rev.G Board) Terasic Technology Inc. [Електронний ресурс]. Режим доступу: <https://www.terasic.com.tw/cgi-bin/page/archive.pl?Language=English&No=836&PartNo=4>
8. Altera Monitor Program Tutorial for ARM [Електронний ресурс]. Режим доступу: [ftp://ftp.intel.com/pub/fpgaup/pub/Intel\\_Material/14.1/Tutorials/Altera\\_Monitor\\_Program\\_ARM.pdf](ftp://ftp.intel.com/pub/fpgaup/pub/Intel_Material/14.1/Tutorials/Altera_Monitor_Program_ARM.pdf)
9. Cyclone V Hard Processor System Technical Reference Manual [Електронний ресурс]. Режим доступу: [https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/cyclone-v/cv\\_54001.pdf](https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/cyclone-v/cv_54001.pdf)

### 4.3. Інформаційні ресурси

10. Курс відеолекцій – Курс «Технології програмування спеціалізованих процесорів» на Google Classroom <https://classroom.google.com/c/NDYxMjYwMTM2Nzc0?cic=dqopnyr>

## 5. Лабораторні роботи

**Мета лабораторних робіт** – придбання практичних навичок роботи з сучасним обладнанням та ознайомлення з відомими технологіями створення паралельних систем що базуються на використанні продуктів компанії Altera та розроблення продукту з власною прошивкою для вирішення заданої користувачької задачі.

Під час вивчення курсу використовується налагоджувальна плата DE1-SoC на базі ALTERA System-on Chip (SoC) FPGA, яка містить вбудований двоядерний процесор Cortex-A9 і масив програмованої логіки FPGA для розроблення функціональних розширювачів. Плата DE1-SoC поєднує різноманітні інтерфейси, периферію, високошвидкісну пам'ять DDR3, аудіо- та відео-інтерфейси, Ethernet з можливістю програмування на інтегрованій FPGA. Вирішуються питання синхронізації керуючого процесорного ядра, яке працює під керування ОС Linux та розроблених IP-ядер арифметичних розширювачей.

Під час вивчення курсу також можуть бути використані платформи BeagleBone Black, який базується на SoC Texas Instruments AM335x (Sitara) та Raspberry Pi.

### Теми лабораторних робіт

**Лабораторна робота 1.** Вступне заняття. Тестування.

**Лабораторна робота 2.** Знайомство з інтерфейсом Monitor Program на прикладі простої програми

**Лабораторна робота 3.** Створення логічних інструкцій для ARM процесора

**Лабораторна робота 4.** Використання стеку для роботи з підпрограмами

**Лабораторна робота 5.** Вивчення вводу/виводу у вбудованій системі

**Лабораторна робота 7.** Розробка програм з використанням переривань для процесора ARM A9

**Лабораторна робота 8.** Дослідження параметрів та тестування реконфігуровної паралельної системи.

## 6. Самостійна робота студента

Види самостійної роботи:

- підготовка до аудиторних занять, (0,5 годин x 18 лекцій = 9 годин);

- підготовка та оброблення проведення розрахунків за первинними даними, отриманими на практичних заняттях, виконання практичних робіт розв'язок задач (2 години x 8 лабораторних робіт = 16 годин);
- виконання модульної контрольної роботи (2 МКР x 4 години = 8 годин).

## Політика та контроль

### 7. Політика навчальної дисципліни (освітнього компонента)

Для досягнення мети навчальної дисципліни слід зосередитись в лекційному матеріалі на особливостях побудови функціонального рівня комп'ютера, процесора та інших його компонентів. Особливу увагу необхідно приділити особливостям проектування комп'ютерів із застосуванням сучасної елементної бази.

Для виконання лабораторних робіт та модульних контрольних робіт встановлюються дедлайни. Виконання лабораторних робіт в рамках встановлених термінів оцінюються балами за протокол.

Модульна контрольна робота виконується самостійно за індивідуальним завданням, на виконання МКР встановлюються дедлайни, МКР не приймається поза встановлені терміни.

Окремі теми лекційних занять супроводжуються короткими експрес-тестами (на 15 хвилин), які включають матеріал вивченої теми та питання, які задані на самостійне вивчення. Бали отримані за тест входять в семестрову рейтингову оцінку. Поточні тести не перескладаються.

В дистанційному режимі навчання допускається семестровий контроль автоматом за умови отримання від 60 до 100 балів за поточні роботи за семестр, за умови виконання всіх лабораторних робіт та МКР.

Виконання лабораторних робіт та МКР є обов'язковими для допуску до семестрового контролю автоматом. Для допуску до семестрового контролю автоматом, оцінка, яку студент може отримати за виконання кожної лабораторної роботи –  $(3+(7 \times 3)+(4 \times 3)+6)$  балів (всього 42 бали) та за кожну модульну контрольну роботу – по 9 балів (всього 18 балів), див. таблицю оцінювання семестрових робіт, розділ 8. Таким чином мінімальна оцінка, яку може отримати студент, щоб зарахувати навчальний курс автоматом = 60 балів, максимальна – 100 балів за виконання всіх поточних робіт за семестр.

Модульна контрольна робота не переписується за умови негативної оцінки, негативна оцінка за МКР (менше ніж 9 балів (<60%)) не дає права отримати іспит автоматом, але вважається такою, що була написана і може бути зарахована для допуску до семестрового іспиту.

Якщо студент набрав менше ніж 60 балів за виконання поточних робіт, при цьому він захистив всі лабораторні роботи та МКР на мінімальні бали, студент пише екзаменаційну роботу, яка оцінюється в 40 балів. Бали за екзаменаційну роботу додаються до балів за лабораторні роботи та МКР і складають семестрову рейтингову оцінку.

### 8. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

Розподіл навчального часу за видами занять і завдань з дисципліни згідно з робочим навчальним планом. На кредитний модуль виділено 150 годин та 5 кредитів.

Семестровий рейтинг студента з кредитного модуля розраховується, виходячи із 100-бальної шкали. Рейтинг складається з балів, що студент отримує за виконання 8 лабораторних робіт  $R_L$ , двох модульних контрольних робіт  $R_{МКР}$  та екзамену  $R_E$ .

Максимальна кількість балів за лабораторні роботи складає 60 балів, тобто  $R_L = 60$ .

Узагальнені критерії оцінювання лабораторних робіт наступні:

- своєчасність підготовки протоколу до лабораторного заняття, повнота виконання теоретичного або практичного завдання в протоколі, протокол вчасно викладений на GitLab;

- коректність функціонування розроблених моделей на програмному або апаратному забезпеченні, демонстрація власного репозиторію на GitLab з матеріалами лабораторної роботи та, наявність комітів;
  - опитування за тематикою лабораторної роботи для зарахування практичної частини роботи, захист одержаних в роботі результатів, відповіді на додаткові теоретичні запитання викладача, повнота оформлення звіту/протоколу по роботі на GitLab.
- Детальний підхід до оцінювання кожної лабораторної роботи наведений в таблиці 1.

Максимальна кількість балів за МКР  $R_{МКР} = 2 \times 15 = 30$  балів.

МКР1 проводиться у вигляді автоматизованого тестування. Тест складається із 60 питань  $R_{МКР\_2} = 0,25 \times 60 = 15$  балів

Критерії оцінювання МКР2 за чотирма рівнями:

- правильна та змістовна відповідь з поясненнями в термінах предметної області : 13 – 15 балів;
- правильна відповідь, неповні пояснення: 11 – 12 балів;
- відповідь містить помилки: 9 – 10 балів;
- відповідь містить суттєві помилки, немає пояснень: 4-8 балів;
- немає відповіді: 0 балів.

Оцінка за МКР2 знижується за:

- некоректне оформлення;
- відсутність коментарів в змістовних термінах;

відсутність пояснень під час розрахунків.

Максимальна кількість балів за екзамен дорівнює  $R_E = 40$  балів.

Екзаменаційний білет містить 4 завдання (одне теоретичне і три практичних) за тематикою лекцій та лабораторних робіт, що виконувались в семестрі. Кожне запитання оцінюється від 0 до 10 балів.

Критерії оцінювання кожного запитання за чотирма рівнями:

- правильна та змістовна відповідь: 9 – 10 балів;
- правильна відповідь, неповні пояснення: 6 – 8 балів;
- відповідь містить помилки: 3 – 5 балів;
- немає відповіді або відповідь невірна: 0 балів.

Календарна атестація студентів (на 8 та 14 тижнях семестрів) з дисципліни проводиться за значенням поточного рейтингу студента на час атестації. Якщо значення цього рейтингу не менше 50 % від максимально можливого на час атестації, студент вважається атестованим. В іншому випадку в атестаційній відомості виставляється «неатестовано».

Таблиця 1. Деталізація оцінювання кожної лабораторної роботи

Назва заняття	Форма контролю	Кількість балів	Допуск до іспиту автоматом	Всього балів
Лабораторна робота 1.	Вступний тест (Linux introduction)	4	3	4
Лабораторна робота 2	Виконання завдання (Networking)	4	5	8
	Опитування по QA	3		
	Протокол на GitLab	1		
Лабораторна робота 3	Виконання завдання (Networking)	4	5	8
	Опитування по QA	3		
	Протокол на GitLab	1		
Лабораторна робота 4	Виконання завдання (Networking)	4	5	8

	Опитування по QA	3		
	Протокол на GitLab	1		
Лабораторна робота 5	Виконання завдання (Networking)	4	5	8
	Опитування по QA	3		
	Протокол на GitLab	1		
Лабораторна робота 6	Виконання завдання	6	5	8
	Протокол на GitLab	2		
Лабораторна робота 7	Виконання завдання	6	5	8
	Протокол на GitLab	2		
Лабораторна робота 8	Виконання завдання (Python introduction)	3	5	8
	Розроблення автотестів	4		
	Протокол на GitLab	1		
Експрес-тести на лекціях	2 x 5	10	4	10
МКР	МКР1 (Тест)	15	9	15
	МКР2	15	9	15
Всього балів		100	60	100

Кількість балів, що отримує студент за семестр визначається «автоматом» за формулою

$$RC = R_L + R_{МКР} + R_{\text{Експрес тести}}$$

Максимальна кількість балів за семестр не перевищує  $RC = 100$ .

З урахуванням одержаної суми балів кінцева оцінка визначається за таблицею 2:

Студент не може отримати оцінку за семестр «автоматом», якщо кількість семестрових балів менше ніж 60 балів. В цьому випадку, студент складає іспит з дисципліни. Необхідною умовою допуску до екзамену студента є виконання і захист всіх лабораторних робіт з сумою балів не менше ніж 30 балів.

Кількість балів, що отримує студент за семестр визначається формулою

$$RC = R_L + R_{МКР} + R_E$$

Максимальна кількість балів за семестр не перевищує  $RC = 100$ .

З урахуванням одержаної суми балів кінцева оцінка визначається наступною таблицею:

Кількість балів	Оцінка
100-95	Відмінно
94-85	Дуже добре
84-75	Добре
74-65	Задовільно
64-60	Достатньо
Менше 60	Незадовільно
Не виконані умови допуску	Не допущено

Робочу програму навчальної дисципліни (силабус):

**Складено,** д.т.н, доцент, професор кафедри ОТ Клименко Ірина Анатоліївна,

**Ухвалено** кафедрою обчислювальної техніки (протокол № 10 від 25.05.2022 р.)

**Погоджено** методичною комісією ФІОТ (протокол №10 від 09.06.2022 р.)